

IC3: 数据存储器空间 4000H~5FFFH(Y2), P2.7=0, P2.6=1, P2.5=0, Y2=0
Y3 的地址范围是 6000H~7FFFH, 未被使用。

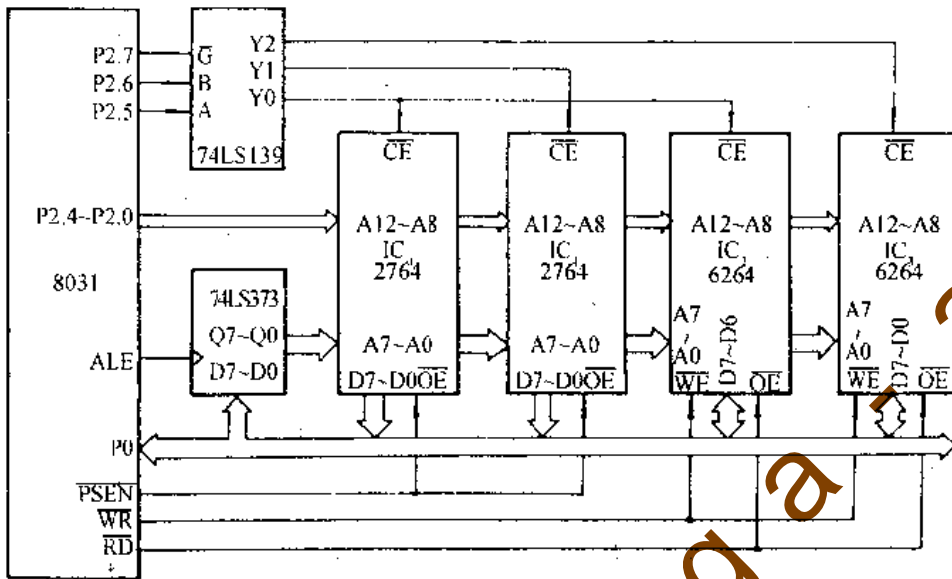


图 3-4 译码法扩展 RAM/EPROM

IC0, IC2 分别被分配为程序存储器空间和数据存储器空间, 地址重叠且不会混乱, 它们分别受控于 PSEN 和 WR, RD 使能。指令用 MOVC 和 MOVX 加以区别。

如果选用 74LS138 译码器, 有 Y0~Y7, 8 种状态输出。最多可同时接 8 片 2764 和 8 片 6264, 总共 64kB EPROM 和 64kB RAM。对不同的存储器芯片, 不同的译码器, 可组成多种地址空间寻址方案, 用户根据需要, 可灵活选择。

第二节 并行 I/O 口的扩展

MCS-51 单片机有 P0~P3 四个并行端口, 一般情况 P0 和 P2 口被扩展片外存储器占用, P3 口作为第二功能用, 特别是 8031 单片机, 仅 P1 口留给用户作为 I/O 使用。扩展并行 I/O 口的需要是必然的。MCS-51 的外部 RAM 和 I/O 口是统一编址的, 因此外部 RAM 的 64kB 空间可任作扩展 I/O 口用。每个 I/O 口相当于一个 RAM 单元, CPU 用访问外部 RAM 相同的指令, 对扩展的 I/O 口进行读写操作。

```
MOV    DPTR, #I/O 地址      ; I/O 地址送数据指针
MOVX   A, @DPTR             ; 读 I/O 口
MOVX   @DPTR, A             ; 写 I/O 口
```

一、扩展 8155 并行接口芯片

1. 8155 芯片结构

Intel 8155/8156 是可编程 RAM/I/O 芯片, 为 40 脚双列直插式封装。有 256×8 位静态 RAM, 2 个 8 位和 1 个 6 位可编程并行 I/O 接口以及 1 个 14 位可编程定时器/计数器。可直接与 MCS-51 单片机相接, 是 MCS-51 单片机应用系统中应用最多的芯片之一。

图 3-5 和图 3-6 给出 8155 内部结构和引脚安排。

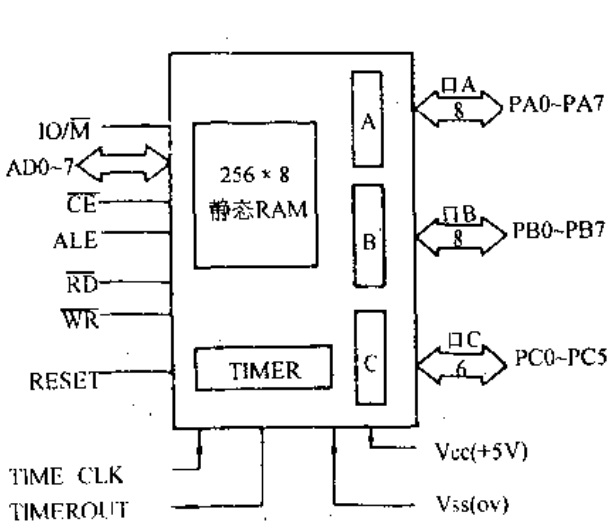


图 3-5 8155 内部结构

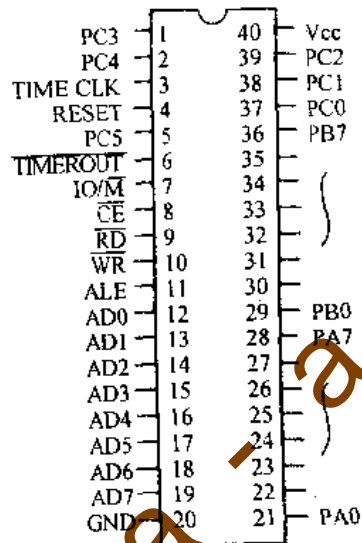


图 3-6 8155 引脚

- AD0~AD7: 三态地址/数据总线。连接 CPU 的低 8 位地址/数据总线。
- IO/M: RAM/IO 口选择信号输入端。
- CE: 片选信号输入端。8155 为 \overline{CE} , 低电平有效。8156 为 CE, 高电平有效。
- ALE: 地址锁存允许信号输入端。由 ALE 下降沿将 AD0~AD7 上的地址、 \overline{CE} 及 IO/M 状态锁存到片内锁存器。
- RD: 读选通信号输入端。低电平有效。
- WR: 写选通信号输入端。低电平有效。
- RESET: 复位信号输入端。高电平有效, 并初始化 3 个 I/O 口为输入方式。
- PA0~PA7: A 口的 I/O 线。I/O 方向由命令字编程设定。
- PB0~PB7: B 口的 I/O 线。I/O 方向由命令字编程设定。
- PC0~PC5: C 口的 I/O 线, 或 A 口和 B 口的状态控制信号线, 由命令字编程设定。
- TIMER IN: 定时器/计数器的输入端。
- TIM OUT: 定时器/计数器的输出端。选择不同的工作模式, 可输出方波或脉冲。
- Vcc: +5V 电源线。
- Vss: 接地端。

2. 8155 芯片的 RAM 和 I/O 口

8155 片内有 256B 的 RAM, 当引脚 IO/M=0 时, CPU 可对 8155 的 RAM 进行读写。寻址范围为 00H~0FFH。

8155 片内 I/O 包括 4 个(命令/状态, PA, PB 和 PC)寄存器, 当 IO/M=1 时, CPU 对 8155 的 I/O 进行读写, 写入命令寄存器的控制命令, 决定 8155 的工作方式。

(1) 命令寄存器

命令寄存器由 8 位锁存器组成。其中 D3~D0 位, 定义 A 口、B 口、C 口的工作方式; D5, D4 位控制 A 口、B 口的中断允许; D7, D6 位选定时器工作模式。命令字的格式如图 3-7。

命令寄存器只能写入不能读出。

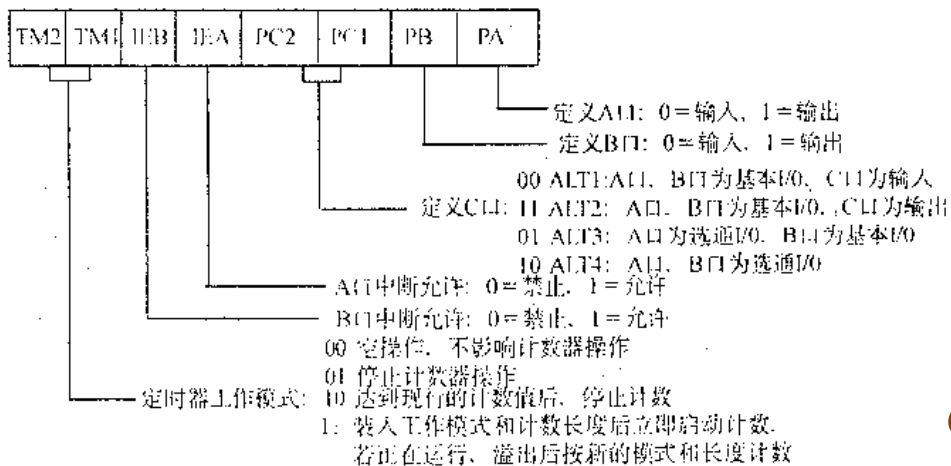


图 3-7 8155 命令字格式

(2) 状态寄存器

状态寄存器由 7 个锁存器组成。其中 D5~D0 位是 A 口、B 口的状态标志, D6 位是定时器中断标志, 状态字的格式如图 3-8 所示。

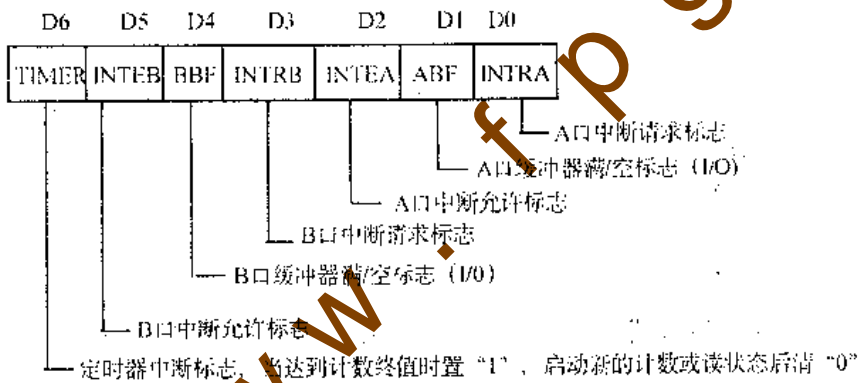


图 3-8 8155 状态字格式

状态寄存器只能读出, 不能写入。

命令寄存器和状态寄存器共用一个口地址 XXXXX000B, CPU 对该地址写入的是命令字, 读出的是状态字。

(3) PA 寄存器(A 口)

PA 寄存器对应引脚为 PA0~PA7, 可用命令字设定为输入口或输出口, 基本 I/O 方式或选通方式。口地址是 XXXXX001B。

基本 I/O 模式(ALT1, ALT2)时, I/O 口的逻辑结构和时序如图 3-9。

选通 I/O 模式(ALT3, ALT4)时, I/O 的逻辑结构和时序如图 3-10。

(4) PB 寄存器(B 口)

PB 寄存器对应的引脚为 PB0~PB7, 功能与 PA 相同, 口地址是 XXXXX010B。

(5) PC 寄存器(C 口)

PC 寄存器对应的引脚为 PC0~PC5, 可用命令寄存器设定为输入口、输出口或 PA, PB 的控制信号线, 口地址为 XXXXX011B。

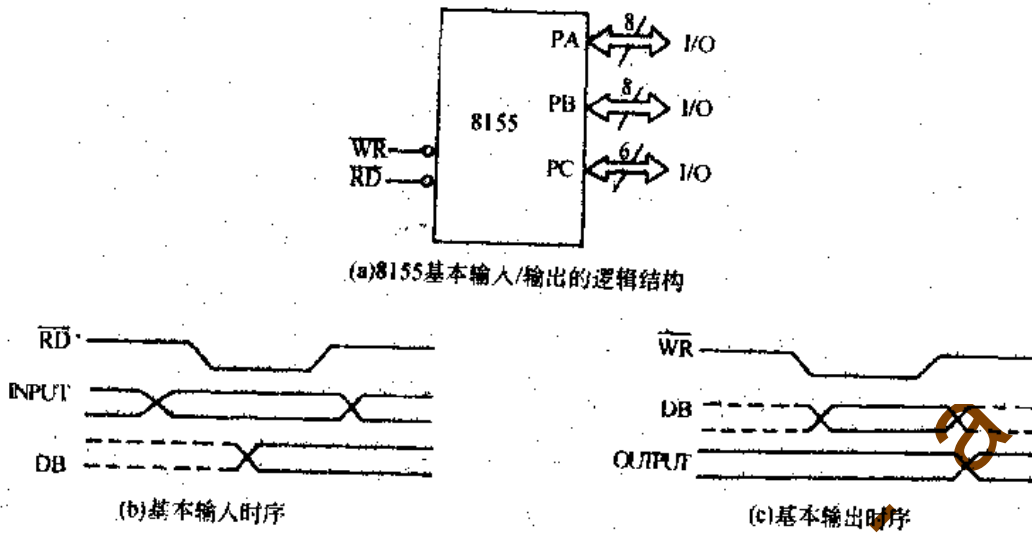


图 3-9 8155 基本 I/O 逻辑结构与时序

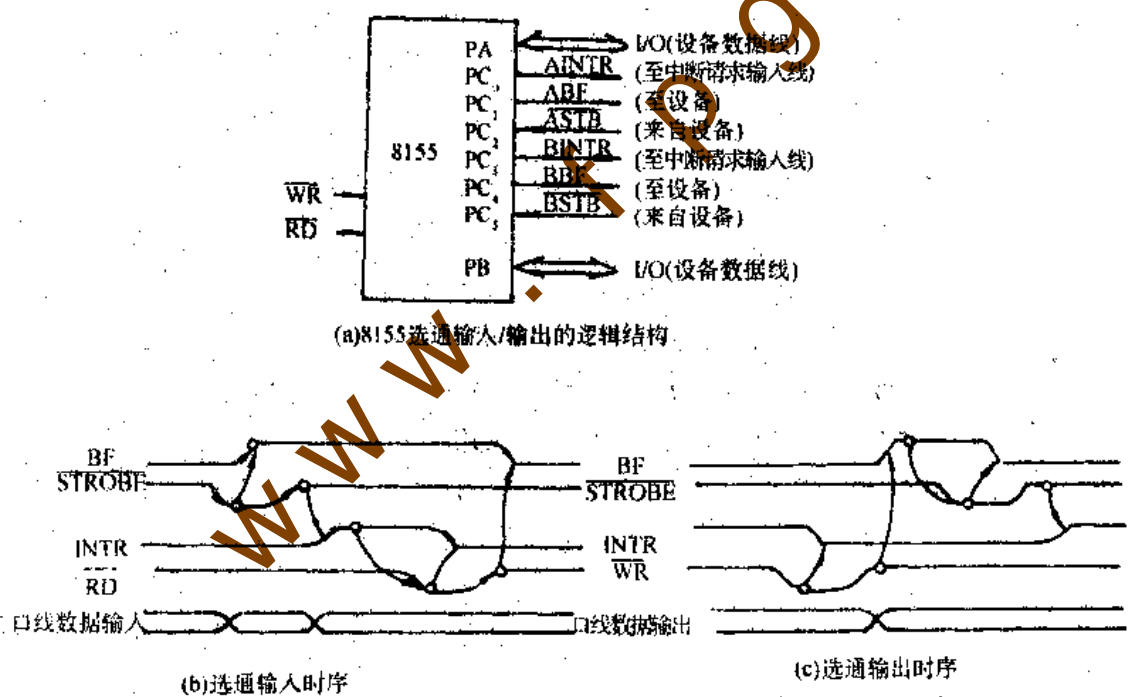


图 3-10 8155 选通 I/O 逻辑结构和时序

四种工作方式下的 C 口各位的功能如表 3-1。

INTR：中断请求输出线。当 8155A(或 B 口)缓冲器接收到设备的数据或设备从缓冲器取走数据时，INTR 升为高电平，向 CPU 请求中断。

BF：I/O 缓冲器满/空标志输出端，高电平有效。

STB：设备选通信号输入端。低电平有效。

表 3-1 PC 口工作方式

命令 引脚	ALT1 (方式 1)	ALT2 (方式 2)	ALT3 (方式 3)	ALT4 (方式 4)
PC0	输入线	输出线	A INTR(A 口中断)	A INTR(A 口中断)
PC1	输入线	输出线	A BF(A 口缓冲器满)	A BF(A 口缓冲器满)
PC2	输入线	输出线	A STB(A 口选通)	A STB(A 口选通)
PC3	输入线	输出线	输出线	B INTR(B 口中断)
PC4	输入线	输出线	输出线	B BF(B 口缓冲器满)
PC5	输入线	输出线	输出线	B STB(B 口选通)

3. 8155 芯片的定时器/计数器

8155 片内有 14 位减 1 计数器,它既可用于定时,又可用于外部事件计数。向 TIMERIN 端每输入一个计数脉冲,计数器就减 1,当减到 0 时,就在 TIMER OUT 端发出一个方波或脉冲信号,这由编程确定。

定时器由两个字节组成,其格式如图 3-11。

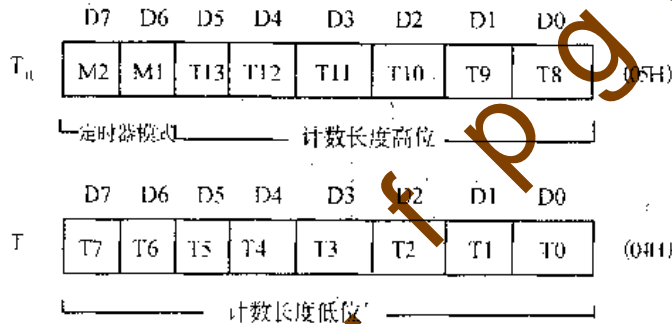


图 3-11 8155 定时器格式

高字节 TH 的 D7D6 选择定时器的输出模式。D5~D0 位为计数器高 6 位,口地址为 XXXXX101B,低字节 TL 为计数器低 8 位,口地址为 XXXXX100B。

定时器有四种输出模式:单个方波、连续方波、单个脉冲和连续脉冲,由 M2M1 编程设定,其输出波形如图 3-12 所示:

工作模式	M ₂ M ₁	TIMER OUT 波形
单个方波	0 0	启动计数 终止计数
连续方波	0 1	
单个脉冲	1 0	
连续脉冲	1 1	

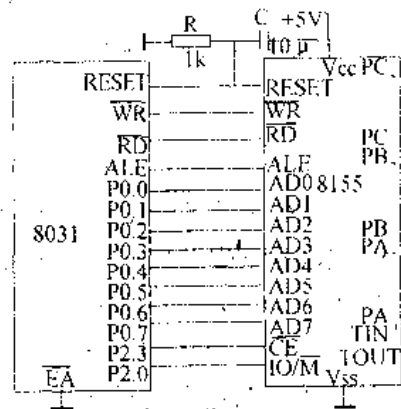


图 3-12 8155 定时器工作模式及输出波形

图 3-13 8155 和 8031 接口电路

编程时首先装入定时器的工作模式和计数长度，然后把启动命令写入命令寄存器，定时器才以新的计数长度和模式计数。8155 复位后，定时器停止工作。

4. 8155 和 8031 的接口

8155 和 8031 可直接相连，以扩展片外 256B 的 RAM，22 位并行 I/O 口和 14 位定时器/计数器，如图 3-13 所示。8155 的 IO/M 端接 8031 的 P20，8155 的 CE 接 8031 的 P2.3，8155 的地址确定如表 3-2。

表 3-2 8155 芯片地址确定

引脚	未用	CE	未用	IO/M	AD ₇ ~AD ₃	AD ₂	AD ₁	AD ₀	地址值
地址线	A ₁₅ ~A ₁₂	A ₁₁	A ₁₀ A ₉	A ₈	A ₇ ~A ₃	A ₂	A ₁	A ₀	
RAM 地址的确定	0...0	0	00	0	0...0	0	0	0	0000H
	1...1	1	11	1	1...1	1	1	1	00FFH
I/O 口地址的确定	0...0	0	00	1	0...0	0	0	0	0100H(C/S)
	0...0	0	00	1	0...0	0	0	1	0101H(A 口)
	0...0	0	00	1	0...0	0	1	0	0102H(B 口)
	0...0	0	00	1	0...0	0	1	1	0103H(C 口)
	0...0	0	00	1	0...0	1	0	0	0104H (定时器低 8 位)
	0...0	0	00	1	0...0	1	0	1	0105H (定时器高 8 位)

如使 8155 用作 I/O 口和定时器工作方式，A 口规定为基本输入方式，B 口定义为基本输出方式，定时器为方波发生器，对输入脉冲进行 24 分频，则 8155 操作如下：

```

MOV    DPTR, #0104H    ;指向定时器低 8 位
MOV    A, #18H        ;计数常数 0018H=24
MOVX   @DPTR, A
INC    DPTR           ;指向定时器高 8 位
MOV    A, #40H(01000000B) ;设定时器为连续方波输出(M2M1=01)
MOVX   @DPTR, A      ;装定时器高 8 位
MOVX   DPTR, #0100H   ;指向命令/状态口
MOV    A, #0C2H(11000010B) ; A 口为基本输入, B 口为基本输出, 并启动定时器
MOVX   @DPTR, A
    
```

二、用 8255 扩展并行 I/O 接口

1. 8255 芯片的结构

8255 是通用可编程并行接口芯片，为 40 脚双列直插式封装型。片内有 3 个 8 位并行 I/O 口，分别称 PA 口(PA7~PA0)，PB(PB7~PB0)，PC(PC7~PC0)，其中 PC 口又分高 4 位口(PC7~PC4)和低 4 位口(PC3~PC0)，通过编程可设三种工作模式。其引脚排列如图 3-14，内部逻辑结构如图 3-15。

数据端 A 口、B 口、C 口，均为 8 位，可编程选择为输入或输出。端口 C 也可编程为两个 4 位的端口来用，在具体结构上三者略有区别：

A 口输入/输出均有锁存器，而 B 口和 C 口具有输出锁存器，输入无锁存器，有缓冲器。数据总线缓冲器用于和单片机的数据总线(P0)连接，传送数据和控制命令。